IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
NN       NN       AA       NN       NN      0000       SSSSSS
NNN      NN     AA  AA     NNN      NN    00     00  SS      SS
NN NN    NN   AA      AA   NN NN    NN   00       00 SS
NN  NN   NN   AA      AA   NN  NN   NN   00       00   SSSSSS
NN   NN  NN   AAAAAAAAAA   NN   NN  NN   00       00         SS
NN     NNN    AA      AA   NN     NNN     00     00  SS      SS
NN       NN   AA      AA   NN       NN      0000       SSSSSS
```

```
****************************************
*                                      *
*   B A U G R U P P E N S Y S T E M    *
*                                      *
****************************************
```

Stand: 18.05.1987

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
*****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M   *
*****************************************************
```

N A N O S - Baugruppensystem fuer die Experimentautomatisierung und wissenschaftlichen Geraetebau

Fuer den Aufbau leistungsfaehiger kleiner und preiswerter Rechnerarbeitsplaetze zur Anwendung in der Lehre und im Wissenschaftlichen Geraetebau wurde das NANOS - Baugruppensystem entwickelt.
Die Moeglichkeit des Aufbaus sehr kleiner Systeme soll nach dem gleichen Konzept gegeben sein, wie die Realisierung grosser Systeme, z.B. solcher, die fuer die Programmentwicklung erforderlich sind. Spezifische Ergaenzungsbaugruppen sollen sich einfach und ohne groesseren oekonomischen Aufwand in das Baugruppensystem einfuegen. Die Orientierung des Hardwarekonzeptes des NANOS-Baugruppensystems erfolgte auf eim dem internationalen Standardbetriebssystem CP/M-kompatiblen Betriebssystem. Das NANOS-System stellt ein Sortiment von Mikrorechner- und Peripheriebaugruppen im Format 95 x 170 mm und entsprechender Software dar.
Die zentrale Baugruppe des Mikrorechnersystems ist die zentrale Recheneinheit (ZRE) auf der Basis des Mikroprozessors UB 880. Als Bus wurde der des Systems K 1520 nach TGL 37271 gewaehlt, um vorhandene Mess- und Prueftechnik weiter nutzen zu koennen und um die Kompatibitaet zum K 1520 - System elektrisch zu sichern.

Beim Einsatz des Systems ergeben sich folgende Besonderheiten:
- abweichende Lastfaktoren einzelner Baugruppen gegenueber TGL 37271,
- Einschraenkung des Adressierungsraumes fuer I/O-Baugruppen (statt 256 stehen nur 128 Adressen zur Verfuegung),
- Verkabelung nicht nur griffseitig, sondern auch mittels Flachbandkabel aus der Mitte der Leiterplatte heraus.

Das NANOS-Baugruppensystem ermoeglicht die Realisierung von einfachsten Systemen bis zu Rechnern der Leistungsklasse Buerocomputer. Die folgenden Anwendungsfaelle sind fuer einen Einsatz dieses Systems relevant:
- Aufbau kleiner Steuerungen fuer Geraete und fuer die Anwendung im Rationalisierungsmittelbau und Sondermaschinenbau,
- Aufbau kleiner und mittlerer Geraete im wissenschaftlichen Geraetebau,
- Aufbau dezentraler Systeme fuer die Experimentautomatisierung,
- Realisierung von kostenguenstigen mikrorechnergestuetzten Lehrsystemen - Dialogarbeitsplaetze fuer die Lehre in Ausbildungseinrichtungen,
- Aufbau von Terminals.

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M   *
****************************************************
```

Das NANOS- Baugruppensystem umfasst gegenwaertig folgende Baugruppen:

- Zentrale Recheneinheit (ZRE)
- 48 K - Dynamische - RAM - Speicherkarte
- 256 - kDRAM - Speicherbaugruppe / RAM- Floppy
- EPROM - Speicherbaugruppe (MEM 1.1)
- Bildschirmsteuerung VIDEO 2 (64 Zeichen/Zeile)
- Bildschirmsteuerung VIDEO 3 (80 Zeichen/Zeile)
- REKASTA - Baugruppe (Resetgenerierung,Tastatur- und Kassettenanschluss)
- Netzwerkinterfaceeinheit (NIU 1)
- I/O - Baugruppe
- Hard - Disk - Koppelbaugruppe
- Floppy - Disk - Anschlusssteuereinheit (FDCI)
- IFSS - Verteiler (VIFSS)
- ANALIN - Baugruppe (Analogeingabe - Baugruppe)
- IGR - Impulszaehler INA
- Rueckverdrahtungs - Leiterplatte
- Stromversogung Schaltnetzteil (SNT)
Zusatzmodul (ZDM)
- Einplatinenrechner ERNA

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M    *
****************************************************
```

Zentrale Recheneinheit (ZRE)

Funktion: Die Steckeinheit ist die zentrale Baugruppe des Mikrorechnersystems "NANOS". Sie verfuegt ueber einen Busanschluss entsprechend K 1520 Standard. Primaer erfolgt der Einsatz der Baugruppe als zentrale Recheneinheit im NANOS-System. Der Einsatz der Steckeinheit als selbstaendiger Mikrorechner (z.B. Mini-Prozessrechner) ist moeglich.
Der Rechner stellt eine Minimalkonfiguration, bestehend aus der CPU UB 880 , der PIO UB 855, einem Progammspeicher (EPROM 2 x U 2708 / 2716) von 2 / 4 kByte, einem Arbeitsspeicher (RAM 2 x U 214 / 224) von 1 kByte sowie der notwendigen Steuerlogik (Taktgenerator, Adressdecoder, POWER-ON-Ruecksetzschaltung und Boot-Logik), dar.
In der Interruptkette besitzt die PIO die hoechste Prioritaet.Die Adressdecodierung ist fest und umfasst den Bereich von 00 ...7FH. Ein Anschluss der PIO wird fuer die Speicherausblendung / Boot-Logik genutzt. Diese Ausgaenge sind ungepuffert auf dem Steckverbinder X 2 herausgefuehrt (vorzugsweise fuer den Anschluss einer Tastatur sowie Audio-Kassetten-Interface).

Technische Daten:

Steckeinheitenabmessungen:		95mm x 170mm
Steckraster:		20mm
Steckverbinder:		1* 58 polig, indirekt / X 1 1* 26 polig, indirekt / X 2
Elektr. / mech. Anschluss:		K 1520 - Systembus
Stromversorgung: (+12 V und -5 V nur bei Einsatz von U 2708)		+ 5 V +/- 5% / ca. 700 mA + 12 V +/- 5% / ca. 50 mA - 5 V +/- 5% / ca. 20 mA
Bausteinadressen:		PIO - 00 ...7FH
Speicher:	EPROM	2 Stck. U 2708 / 2716 2 bzw. 4 kByte, abruestbar in Stufen zu 1 / 2 kByte
	RAM	2 Stck. U 214 D bzw. U 224 D 1 kByte
Adressierung:		in Stufen zu 8 kByte
RESET-Schaltung:		POWER-ON-RESET ca. 20 ms

Software: Pruefprogramm ZRE - Test

Eingesetzte Spezialbauelemente: keine

Information: H.Nerger Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
*   N A N O S - B A U G R U P P E N S Y S T E M   *
****

48 K - Dynamische - RAM - Speicherbaugruppe

Funktion: Die 48 - kDRAM Baugruppe ist fuer die Anwendung in K 1520 - Systembus kompatiblen Mikrorechnersystemen vorgesehen. Sie ist ein dynamischer Operativspeicher mit einer Speichergroesse von 48 kByte, der aus sechs 8 kByte - Bloecken besteht. Diese koennen in beliebiger Zuordnung auf folgende acht Adressbereiche verteilt werden:
0000H ... 1FFFH, 2000H ... 3FFFH, ... , E000H ... FFFFH
Eine Teilbestueckung der Baugruppe mit den RAM - IC's ist moeglich (Minimalkonfiguration 8 x U 256 , entsprechend 16 kByte), wobei der kleinste Adressbereich 8 kByte betraegt.
Mit /MEMDI kann der gesamte Speicherbereich abgeschaltet werden. Der notwendige Refresh muss durch das Rechnersystem erfolgen, wird aber schon bei jedem /MREQ des Systems, auch ohne Zugriff auf die Baugruppe, durchgefuehrt.
Der Systemreset bei Verwendung von dynamischen Speichern muss sicherstellen, dass keine unvollstaendigen Speicherzyklen entstehen koennen.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
Elektr. / mech. Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5 V +/- 5% / ca. 800 mA + 12 V +/- 5% / ca. 200 mA - 5 V +/- 5% / ca. 30 mA
Speicherbereich:	max. 48 kByte
Adressbereich:	0000H ... FFFFH in 8 kByte-Bereichen
min. Adressbereich:	8 kByte
Besonderheiten:	Refresh bei jedem /MREQ

Software: Speichertestprogramm

Eingesetzte Spezialbauelemente: keine

Information: H.Nerger Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt. Rechentechnik und wiss. Geraetebau / RE

****
* N A N O S = B A U G R U P P E N S Y S T E M *
****

Speicherbaugruppe 2 5 6 k D R A M

Funktion: Die Arbeit mit Betriebssystemen wie SCP/X erfordert schnelle Massenspeicher, da im Rechner nur die jeweils aktiven Programmkomponenten enthalten sind. Da Floppy Disk-Laufwerke in vielen Faellen nicht zur Verfuegung stehen, bieten sich RAM-Disketten an. Diese werden bei Arbeitsbeginn mit den erforderlichen Programmen und Dateien geladen. Sie ermoeglichen ein zuegiges Arbeiten, wobei die Massenspeicher wie Kassetten- oder Floppy-Laufwerke erheblich weniger beansprucht werden. Die Arbeitsgeschwindigkeit liegt weit ueber der mit echten Floppy-Laufwerken erreichbaren.

Technische Daten:

Abmessungen der Baugruppe:	95 mm x 170 mm
Elektr. und mechan. Anschluss:	K-1520-Systembus
Betriebsspannung:	+ 5V
Stromaufnahme:	700 mA
Speicherkapazitaet:	256 kByte
Speicherbausteine:	32 x U 2164 oder Aequival. (t<270 ns bei Betr.-Art 1.1 t<450 ns bei Betr.-Art 1.2)
Auffrischzyklen:	CPU-gesteuert
Funktionsprinzip:	Fensterzugriff mit einer Breite von 256 Byte

Betriebsarten:
- 1.1 64 k Hauptspeicher + 192 k RAM-Floppy
- 1.2 256 k RAM-Floppy
- 2. Multiprogrammbetrieb

Steuerung der Baugruppe:	Ueber eigenen Port (belegt 8 Adressen)
Software:	- Speichertestprogramm - SCP/X-Einbindung fuer A 5120 und EMOS-Kassettensystem der IHS
Eingesetzte Spezialbauelemente:	3 x PROM MH 74S287 (Programmiervorschrift in Dokumentation)

Information: E. Kuecklich, Telefon: 57337

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

EPROM - Baugruppe (MEM 1.1)

Funktion: Die EPROM - Baugruppe ist als Programmspeicher in groesseren K 1520 - Systembus kompatiblen Mikrorechnersystemen vorgesehen. Sie ermoeglicht in Abhaengigkeit vom eingesetzten Speichertyp (U 2708, U 2716, U 2732) eine Erweiterung des Speicherbereiches bis max. 16 kByte. Die Steckeinheit kann mit max. 8 Stueck EPROM der Aequivalenztypen U 2708 bis U 2732 bestueckt werden.
Die Baugruppe ermoeglicht bei Bestueckung mit RAM- IC's 6116 die Erweiterung des Operativspeichers um max. 16 kByte.
Die Blockadresse wird ueber Wickelbrucken festgelegt.

Bestueckung mit U 2708:	0000H, 2000H, ... , E000H
Bestueckung mit U 2716/ 6116	0000H, 4000H, ... , C000H

Mit /MEMDI kann der gesamte Speicherbereich abgeschaltet werden.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
Elektr. / mech. Anschluss:	K 1520 - Systembus

Stromversorgung:	bei U 2708	+ 5 V	+/- 5%	/ ca. 250 mA
		+ 12 V	+/- 5%	/ ca. 300 mA
		- 5 V	+/- 5%	/ ca. 150 mA
	bei U 2716	+ 5 V	+/- 5%	/ ca. 300 mA

Speicherbereich:	Bestueckung mit	U 2708	max. 8 kByte
		U 2716	max. 16 kByte
		6116	max. 16 kByte
		U 2732	max. 32 kByte

Adressbereich: 0000H ... FFFFH in Abhaengigkeit vom Speichertyp in 1, 2 bzw. 4 kByte-Bereichen

Software: Pruefprogramm MEM (Pruefsummenbildung)

Eingesetzte Spezialbauelemente: keine

Information: H.Merger Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

Bildschirmsteuerung V I D E O 2

Funktion: Mit Hilfe dieser Ansteuerkarte koennen die Monitore von Robotron K 7221.10/20 oder Fernsehgeraete mit externem BAS-Anschluss am Systembus des K 1520 betrieben werden.
Die Steckeinheit enthaelt einen Bildinhaltsspeicher mit der Kapazitaet von 2K-Byte, einen programmierbaren Zeichengenerator 1K oder 2K und die zur Erzeugung des Schirmbildes im Format 32 Zeilen a 64 Zeichen erforderliche Steuerlogik. Im Zeichengenerator koennen 128 bzw. 256 Zeichen oder quasigrafische Elemente mit einem Rasterfeld von 8*8 Bildpunkten gespeichert werden. Die Verbindung zwischen Ansteuerkarte und Monitor erfolgt ueber ein bzw. zwei geschirmte Kabel.

Technische Daten:

Steckeinheitenabmessungen:				95mm * 170mm
Steckraster:				20mm
Steckverbinder:				1* 58 polig, indirekt 1* 10 polig, indirekt
Monitoranschluss:	K7023			2 Steuerleitungen
	Fernsehgeraet			1 Steuerleitung (BAS)
Stromversorgung:	5P	+5V	+-5%	ca.0,6 A
	12P	+12V	+-5%	ca.0,1 A nur fuer
	5N	-5V	+-5%	ca.0,1 A U 555
X1 - Steckerbelegung				Systembus K1520
Bildwiederholspeicher- Anfangsadresse:				Im Bereich 0000H - F800H wahlweise im 2k Byte-Raster
Anzeigekapazitaet:				2048 alphanumerische oder quasigrafische Elemente
Zahl der Zeilen:				32
Zeichenanzahl/Zeile:				64
Positionsraster:				8 * 8 Bildpunkte
Zeichenumpfang:				128 Zeichen U 555 256 Zeichen U 2716
Zeichencode:				7-Bit-Code
Zeichengenerator:				1 Stueck U 555 o.U 2716
Zeichendarstellung:				normal,invers oder in Abhaengigkeit von Bit7 des Datenbytes aus dem BWS
Schreib-Lesesteuerung:				Modus "Nur Schreiben" einstellbar

Software:
Test fuer Bildwiederholspeicher

Eingesetzte Spezialbauelemente: keine

Information: E.Burmeister Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RB

```
*****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M    *
*****************************************************
```

Bildschirmsteuerung   V I D E O 3

Funktion: Mit dieser Ansteuerkarte koennen die Monitore von Robotron K7221.10 und K7221.20 am Systembus des K 1520 betrieben werden.
Die Steckeinheit enthaelt einen Bildinhaltsspeicher mit der Kapazitaet von 2K Byte, einen programmierbaren Zeichengenerator 2K und die zur Erzeugung des Schirmbildes im Format 24 Zeilen a 80 Zeichen erforderliche Steuerlogik. Im Zeichengenerator koennen 256 Zeichen oder quasigrafische Elemente mit einem Rasterfeld von 8*8 Bildpunkten gespeichert werden. Die Verbindung zwischen Ansteuerkarte und Monitor erfolgt ueber zwei geschirmte Kabel.

Technische Daten:

Steckeinheitenabmessungen:	95mm * 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt 1* 10 polig, indirekt
Monitoranschluss: K7023	2 Steuerleitungen
Stromversorgung: 5P +5V +-5%	ca.0,6 A
X1 - Steckerbelegung	Systembus K1520
Bildwiederholspeicher-Anfangsadresse:	Im Bereich 0000H - F800H wahlweise im 2k Byte-Raster
Anzeigekapazitaet:	1920 alphanumerische oder quasigrafische Elemente
Zahl der Zeilen:	24
Zeichenanzahl/Zeile:	80
Positionsraster:	8 * 8 Bildpunkte
Zeilenabstand:	zwei Linien
Zeichenumpfang:	256 Zeichen
Zeichencode:	7-Bit-Code
Zeichengenerator:	1 Stueck U 2716
Schreib-Lesesteuerung:	Modus "Nur Schreiben" einstellbar
Kursor:	kann in Abhaengigkeit von Bit 7 des BWS in den Linien zwischen den Zeilen abbgebildet werden.

Software:
Test fuer Bildwiederholspeicher

Eingesetzte Spezialbauelemente: keine

Information: B.Burmeister   Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
*****************************************************
*  N A N O S - B A U G R U P P E N S Y S T E M  *
*****************************************************
```

Resetgenerierung, Kassettenanschluss   R E K A S T A
Tastaturanschluss, ROM - Speicherbank
WATCH - DOG Schaltung

Funktion: Diese Baugruppe besitzt ausser dem Systembusanschluss X1, ueber Flachbandkabel eine Verbindung zu den PIO-Ausgaengen der ZRE.
Auf der Baugruppe sind folgende Funktionen realisiert:
a. Eine Logik, die es gestattet den Prozessor nach einem RESET nicht nur auf Adresse 0000, sondern an einer vorgewaehlten Adresse starten zu koennen. Die Adresse ist ueber Wickelbruecken im Raster von 4k waehlbar.
b. Die Hardware zur Aufbereitung der Ein- und Ausgangssignale fuer einen Kassettenrekorder, der als externes Speichermedium dient.
c. Erzeugung eines RESET-Impulses definierter Laenge, der den Anforderungen von DRAM-s gerecht wird.
d. Tastaturanschluss
e. Vorbereitet sind Steckplaetze fuer zwei 8k,16k 32K oder 64k EPROM's, dessen Adressraum parallel zu dem der ZRE liegt. Ein Zugriff zu den Daten der EPROM's erfolgt mittels Boot-Logik und drei PIO - Ausgaengen der ZRE.
f. Ueber Wickelbruecken kann eine WATCH-DOG-Schaltung aktiviert werden. Mit einer Portausgabe auf Adresse FE HEX wird die WATCH-DOG-Schaltung zurueckgesetzt.

Technische Daten:

Steckeinheitenabmessungen:	95mm * 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt X1
	1* 10 polig, indirekt X4
	1* 15 polig, indirekt X3
Anschluss zur ZRE-PIO:	10 cm Flachbandkabel 26adr.
	1* 26 polig indirekt Buchse
Stromversorgung: 5P	+5V +-5% ca.0,2 A
X1 - Steckerbelegung	Systembus K1520
Griffseitige Stecker:	X3 Tastatur Anschluss von K7604, K7634, K7636 K7659 ueber Tastaturspezifische Adapterkabel moeglich. X4 Kassettenanschluss Aufzeichnungsfreqenz 0-Bit 5 kHz 1-Bit 2,5 kHz Datenrate ca. 600 Byte / sec Zwei Epromfassungen fuer 2764 oder 27128 oder 27265 oder 27512. WATCH-DOG Adresse I/O 0FE Hex

Software: CP/M COM - File der den bidirektionalen Datentransfer zwischen Diskette und Kassettenrekorder realisiert.

Eingesetzte Spezialbauelemente: Eprom-s 8k,16k,32k,64k

Information: E.Burmeister Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RB

```
****************************************************
*  N A N O S - B A U G R U P P E N S Y S T E M     *
****************************************************
```

Netzwerkinterfaceeinheit (NIU1)

Funktion: Die NANOS- NIU ermoeglicht die Realisierung des Rechnerverbundes mittels LAN.
Sie stellt eine an praktikablen Gesichtspunkten orientierte Hardwarebasis fuer lokale Rechnernetze dar (low cost system).
Zielrechentechnik ist die 8-bit-OEM-Technik, einschliesslich der Robotron-BC-Generation A5120. Es besteht netzseitig Kompatibilitaet zur 1715-NIU-IFSS.
Die NIU sichert bei einfacher Hardware den schnellen und zuverlaessigen Datenaustausch zwischen Computern und ermoeglicht die gemeinsame Nutzung von teuren Peripheriegeraeten oder hochwertigen Massenspeichern und deren effektivere Auslastung.
Die Weiterentwicklung ("NANOS-NIU-IFSS") wird einen IFSS-Kanal zur Netzueberwachung oder zur herkoemmlichen Nutzung besitzen und wahlweise zwei Netztopologien ermoeglichen.

Technische Daten:

```
Steckeinheitenabmessung: 95mm x 170mm
Steckraster:         20mm
Steckverbinder:      1x 58-polig, ind. Systembus
                     1x 10-polig, ind. LAN
                     1x  5-polig, ind. IFSS     (NIU-IFSS)
Stromversorgung:      5P = + 5V +-5%  ca.0,5 A
                     12P = +12V +-5%  ca.0,06A (0,2A NIU-IFSS)
Bausteinadressen:    SIO   waehlbar im Raster von 10H
                     CTC   waehlbar im Raster von 10H
Kanalaufteilung SIO:       Kanal A - LAN
                           Kanal B - IFSS       (NIU-IFSS)
Leitungstreiber/-empfaenger LAN: D140 / MB111
Sender/Empfaenger IFSS:    MB104 / MB111        (NIU-IFSS)
                           wahlw. akt. bzw. pass. Betrieb
Netztopologie:       - unidirektionaler aktiver Ring
                     - bidirektionaler Bus mit Sende- und
                       Empfangsleitung          (NIU=IFSS)
Zugriff:             gleichberechtigt, mit Kollisionserk. oder
                     wahlw. mit Prioritaetenvergabe (CSMA/CD)
Ausganssignal:       Basisband, TTL- Pegel, Softwarecodierung
Synchronisation:     bitweise, flankengesteuert
Bruttotaktrate:      153,6 Kbit/s
Netzausdehnung:      bis 600m zwischen den Stationen
Teilnehmeranzahl:    bis 100
Installationsmaterial: handelsuebliches Sortiment der
                       Fernsehempfangstechnik
Sonstiges:           Umgehungslogik u. einseitige galvanische
                     Trennung der Teilnehmer auf der Karte
```

Software: Test (NIOS-Funktionen von Netzsoftware "SCOM")

Eingesetzte Spezialbauelemente: keine

Information: H.Klepsch, Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RB

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

I/O - Baugruppe

<u>Funktion:</u> Die I/O- Baugruppe dient der Prozessankopplung und der seriellen Datenuebertragung in allen Rechnersystemen, die auf dem Systembus K1520, TGL 37271, basieren.
Zur parallelen Ein- und Ausgabe stehen vier 8bit- Ports (2xUB855D) zur Verfuegung (Quittungssignalbetrieb moeglich).
Die serielle Datenuebertragung (UB8560D) ist asynchron und synchron moeglich.
Zwei 20mA- Stromquellen lassen den wahlweisen aktiven bzw. passiven Betrieb des Senders und des Empfaengers zu.
Der CTC (UB857D) ist beliebig einsetzbar, bei Verwendung des SIO wird wenigstens ein Kanal fuer die Takterzeugung eingesetzt.
Die Anschluesse der Peripherieschaltkreise sind an Steckverbinder herangefuehrt, die senkrecht auf der Leiterplatte aufgesetzt sind. Somit ist ein seitliches Herausfuehren der Signale mittels Flachbandkabel und dazugehoerender Buchsenleiste, bzw. ein direktes Aufloeten des Flachbandkabels auf die Leiterplatte, moeglich.
Die realisierte Interruptkette legt die Prioritaeten der Bausteine fest: PIO0, PIO1, SIO, CTC.

<u>Technische Daten:</u>

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, indirekt 4x 26-polig, indirekt
Stromversorgung:	5P = + 5V +-5% ca. 0,6A 12P = +12V +-5% ca. 0,1A
Bausteinadressen:	PIO fest 80H..83H, 88H..8BH SIO fest 84H..87H CTC fest 8CH..8FH
Sender/Empfaenger:	MB104 / MB111 wahlweise aktiver bzw. passiver Betrieb

<u>Software:</u> Pruefsoftware fuer PIO, SIO, CTC

<u>Eingesetzte Spezialbauelemente:</u> keine

<u>Information:</u> H.Klepsch, Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RB

```
*****************************************************
*  N A N O S - B A U G R U P P E N S Y S T E M   *
*****************************************************
```

Harddisk- Koppelbaugruppe

Funktion: Die Koppelbaugruppe dient der Realisierung einer SCSI- Busankopplung an den K 1520- Systembus. Dadurch ist es moeglich, Winchester- Laufwerke, die mit SCSI- Bus ausgestattet sind, mit dem erforderlichen Handshake- Signalspiel in K 1520- Rechnern zu betreiben.

Die Karte verhaelt sich wie eine Ein/Ausgabekarte, wobei durch Portlesen/-schreiben auf die Moduladresse X+0 Daten negiert (entspr. SCSI- Buskonvention) uebernommen/ uebergeben werden. Ueber die Moduladresse X+1 kann der SCSI-Busstatus eingelesen werden. Die Handshakesignale /ACK und /REQ werden hardwaremaessig verarbeitet. Weiterhin kann /Select (Ausgabe auf Port X+2) und /RESET (Port X+3) generiert werden.

Die Moduladresse X ist mittels der Adressen A2 ... A7 frei waehlbar.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1 1* 39 polig, indirekt / X 2
Elektr. / mech. Anschluss:	K 1520 - Systembus SCSI- Busanschluss/ Verbindung zum Controller ueber Flachbandleitung
Stromversorgung:	+ 5 V +/- 5%
Adressbelegung:	vier hintereinanderliegende Adressen (AB0,AB1) bestimmen Funktionsadresse, Moduladresse durch AB2..AB7 waehlbar

Software: Treiber fuer Betriebssystem EMOS 2.2 vorhanden

Eingesetzte Spezialbauelemente: keine

Information: W. Schefe, Tel. 57 377

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
*****************************************************
*  N A N O S - B A U G R U P P E N S Y S T E M     *
*****************************************************
```

Floppy-Disk-Anschluszsteuereinheit (FDCI)

Funktion: Die FDCI-Anschluszsteuereinheit ermoeglicht den Einsatz von Floppy-Disk-Speichern, die als Standardmassenspeicher in Mikrorechnersystemen zur Anwendung kommen.
Grundbaustein der Baugruppe ist der FD-Controller U 8272 D, der die logischen und verwaltungstechnischen Aufgaben der FD-Ansteuereinheit ausfuehrt.
Sie gestattet den Anschluss von 5 1/4- und 8- Zoll- FD-Laufwerken (Mini-/Standard- LW) an den K 1520- Systembus.
Die Aufzeichnung der Daten erfolgt mit dem modifizierten Frequenzmodulationsverfahren MFM (doppelte Schreibdichte) bzw. dem FM- Verfahren (einfache Schreibdichte). Die Aufzeichnungsformate sind frei programmierbar (entsprechend KROS- Standard 5108/01, 5110/01 und abgeleitete Formate), so dass alle gelaeufigen Formate lese- und schreibbar sind.
Die Schaltung erlaubt den Anschluss von Laufwerken (MFS 1.2, 1.4 und 1.6) mit einem bzw. zwei Lese-/Schreibkoepfen.
Unterstuetzt wird im Zeitmultiplexbetrieb die Arbeit von bis zu vier FD- Laufwerken, so dass auch parallele Suchoperationen realisierbar sind.
Der Anschluss der FD- Laufwerke an die Ansteuerkarte erfolgt ueber ein entsprechendes Adapterkabel.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1 1* 39 polig, indirekt / X 2
Elektr. / mech. Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5 V +/- 5% / ca. 900 mA + 12 V +/- 5% / ca. 40 mA
FD- Laufwerkstypen:	5 1/4"- Laufwerke 8" - Laufwerke Einfach- und Doppelkopflaufwerke (SS, DS)
Aufzeichnungsverfahren:	FM - Frequenzmodulationsverfahr. MFM- modifiziertes FM-Verfahren
Laufwerkinterface:	Ausgangsstufen Open- Collector Leitungstreiber: 75 450 PC 74 06 PC Leitungsempfaenger: DL 014 D
Ausgangssignale:	TTL- Pegel, low- aktiv

Software: - Pruefprogramm FLOTEST.TSL, Treiber fuer CP/M- kompatible Betriebssysteme

Eingesetzte Spezialbauelemente: keine

Information: H.Nerger Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt. Rechentechnik und wiss. Geraetebau / RE

****
*   N A N O S - B A U G R U P P E N S Y S T E M   *
****

IFSS-Verteiler   NANOS-VIFSS

Funktion: Der IFSS-Verteiler ist fuer den Aufbau kleiner lokaler Netze ueber IFSS-Schnittstellen vorgesehen. Diese Schnittstelle ist unkompliziert und erlaubt Uebertragungsentfernungen von 500 Metern, bei einer Uebertragungsrate von maximal 9600 Baud.
Auf der Steckeinheit mit K 1520 Systembusanschluss befindet sich eine SIO, eine CTC, sowie 3 Stromquellen mit Potentialtrennung. Die Steuerung der angeschlossenen Kanaele erfolgt ueber Analogschalter.
Der IFSS-Verteiler erlaubt grundsaetzlich zwei Netzstrukturen:
- Die Ringstruktur, die einen Duplexbetrieb von maximal 15 Teilnehmern ermoeglicht. Hierbei uebernimmt der die Karte verwaltende Rechner die Ueberwachung des Ringes, indem er unbenutzte Anschluesse ueberbrueckt.
- Die Sternstruktur, die einen Vollduplexverkehr zwischen dem zentralen Rechner und einem ausgewaehlten Teilnehmer erlaubt. Hierbei ist der Anschluss von maximal 6 Teilnehmern moeglich.
Der zweite SIO-Port steht fuer weitere Kopplungen zur Verfuegung und ist ebenfalls mit IFSS-Schnittstelle ausgeruestet.

Technische Daten:

Steckeinheitenabmessungen:	95 mm * 170 mm * 20 mm
Stromversorgung:	+ 5 V/ 300 mA +12 V/ 300 mA
Kanaele je Steckeinheit:	1 unabhaengiger E/A Kanal mit IFSS-Schnittstelle 6 abhaengige E/A Kanaele mit IFSS-Schnittstelle
IFSS-Kanaele:	Zeichenformat:5-8 Bit/Zeichen Uebertragungsrate: 150 . . . 9600 Baud Uebertragungsentfernung: max. 500 m
Adressierung:	Adresse ueber DIL-Schalter im Abstand von 16 einst.

Software: Beispiele fuer verschiedene Einsatzfaelle

Eingesetzte Spezialbauelemente: keine

Information: H. Lantow Tel. 57 337

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

```
*****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M    *
*****************************************************
```

ANALIN-Baugruppe

<u>Funktion:</u> Die ANALIN-Baugruppe dient der Erfassung von analogen Messwerten und wandelt diese in ein 10-bit-Datenwort um. Die bereitgestellten Prozessdaten koennen von allen Rechnersystemen weiterverarbeitet werden, die auf dem Systembus K 1520, TGL 37271, basieren.
Die Baugruppe verfuegt ueber 16 Einzel- bzw. 8 Differenzeingaenge, welche durch Wickelverbindungen eingestellt werden und gegen Ueberspannungen geschuetzt sind.
Es koennen wahlweise unipolare als auch bipolare Eingangssignale im Bereich von +/-1V oder +/- 10V verarbeitet, bzw. die Kanaele 0...7 als Stromeingaenge (0...20 mA) benutzt werden.
Die Auswahl der Eingangsspannungsbereiche +/-1V bzw. +/-10V und der Starteingaenge fuer den ADU erfolgt softwaremaessig. Mit den auf der Karte vorhandenen Einstellreglern ist fuer die Eingangsspannungsbereiche +/-1V und +/-10V ein Nullpunktabgleich und Endwertabgleich vorzunehmen.

<u>Technische Daten:</u>

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, indirekt
	1x 26-polig, indirekt
Stromversorgung:	5P = + 5V +-5% ca.0,2A
	12P = +12V +-5% ca.0,1A
Bausteinadressen:	frei waehlbar 00H..FFH
Art der Analogeingaenge:	16 unipolare Eingaenge oder
	8 bipolare Eingaenge
Eingangsbereich:	+-1V, +-10V, 0...20mA wahlweise
Aufloesung:	10 Bit und 1 Vorzeichenbit
Genauigkeit:	+- 1/2 LSB
Zykluszeit:	ca. 25/us min. + 10/us (S&H)
	ca. 100 /us typ.
ADU-Steuerung:	Start ueber CTC
	Start ueber Starteing. 1 bzw. 2

<u>Software:</u> Pruefsoftware fuer Baugruppe

<u>Eingesetzte Spezialbauelemente:</u> C 571, KR1100 SK2
MAB 08

<u>Information</u>: Ch. Tuerk, Tel. 57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

IGR- Impulszaehler INA

Funktion: Die IGR- Zaehlerbaugruppe INA ist fuer Positioniersysteme bestimmt, in denen inkrementale Wegmeszsysteme z.B. IGR eingesetzt werden. Sie kann Impulse von zwei inkrementellen Gebern IG/IGR voneinander unabhaengig auswerten und zaehlen.
Sie besitzt dafuer je eine Schaltung zur Stoerimpulsunterdrueckung, Drehsinnerkennung, Impulsvervierfachung, Nullimpulsverarbeitung (IGR) und zwei 16-Bit- Vorwaerts-/Rueckwaertszaehler, auf der Basis DL 193 sowie entsprechende Zwischenspeicher.
Die Zaehler lassen sich durch Hard- und Software (z.B.in Verbindung mit Null bzw. Referenzimpuls des IGR) ruecksetzen.
Bei positivem oder negativem Ueberlauf wird ueber die vier CTC- Kanaele ein entsprechender Interrupt ausgeloest.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, ind. X1 (System) 2x 15-polig, ind. X2,X3 (IGR)
elektr./mech. Anschluss:	Systembus K1520, TGL 37271
Stromversorgung:	5P = 5V +-5%, ca.1,1A (ohne IGR)
Bausteinadressen:	waehlbar, Vorzug: B8H..BFH
Zaehlfrequenz:	125 kHz (am Geberausgang) 500 kHz (durch Vervierfachung)
Zaehlerumfang:	2 x 16 Bit
Zaehlerart:	Vorwaerts-/Rueckwaertszaehler
Zaehlerstandsabfrage:	byteweise, seriell
Eingangspegel:	TTL- Pegel

Software: Testprogramm

Eingesetzte Spezialbauelemente: keine

Information: U.Haenel, Tel.57369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

NANOS - Rueckverdrahtung

Funktion: Die NANOS- Rueckverdrahtungsbaugruppe realisiert den Anschluss von Mikrorechnerbaugruppen entsprechend dem K1520- Systembus nach TGL 37271. Die Leiterplatte ist fuer den Einbau in einem EGS- Rahmen 7.2 vorgesehen und wird an einer EGS- Aufnahme mit den Abmessungen 240x120x240 montiert.
Auf der Rueckverdrahtungsbaugruppe ist eine Startelektronik fuer einstellbare Startadresse enthalten. Die Hochstartlogik ermoeglicht den Programmstart bei einer vorwaehlbaren Adresse. Die Adresse kann durch entsprechende Wickelbruecken festgelegt werden.

Technische Daten:
Abmessungen : 240mm x 115mm
Steckplaetze: 10 (BuL 58-pol., wahlweise 8,5 bzw. 13,5mm breit)
Steckraster : 20mm
Versorgungsspannungen: 5P,5N,5PG,12P,00

Software: keine

Eingesetzte Spezialbauelemente: keine

Information: K. Lindemann, Tel.57377

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechenteohnik und wiss.Geraetebau / RE

```
*****************************************************
*  N A N O S - B A U G R U P P E N S Y S T E M   *
*****************************************************
```

NANOS - Sohaltnetzteil (SNT)

Funktion: Das Sohaltnetzteil (SNT)1-100.5.10-2 ist fuer die Stromversorgung von Mikrorechnerkonfigurationen konzipiert.
Es liefert eine geregelte + 5V Ausgangsspannung bei einem max. Ausgangstrom von 10 A, sowie zwei pot. getrennte Rohspannungen.
Mit Hilfe des Zusatzmodules (ZDM) 1-50.5.12 (nicht Bestandteil des SNT) koennen bei Bedarf aus den beiden Rohspannungen -5 V (max. Ausgangsstrom 0,5 A) und +12 V (max. Ausgangsstrom 3 A) erzeugt werden.
Das Schaltnetzteil ist kurzschlusz- und leerlauffest ausgelegt und kann drei Niederspannungen ueberwachen.
Die geregelte +5 V Ausgangsspannung ist gegen Ueberspannung geschuetzt.

Technische Daten:

Steckeinheitenabmessungen:		98 mm x 170 mm
Steckraster:		80 mm
Netzanschlusz:	Netzspannung	220 V +/- 10%
	Netzfrequenz	50 Hz
	Stromaufnahme	ca. 900 mA

Gesamtausgangsleistung: 70 VA bei freier Konvektion
100 VA mit Zwangsbelueftung

Ausgangsspannungen:	+5 V	+/- 2%	/ 10 A
	40 V	Rohspannung	/ 1,1 A
	8 V	"	/ 0,6 A

Software: keine

Eingesetzte Spezialbauelemente: .keine

Information: U.Haenel Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

Stromversorgung - Zusatzmodul (ZDM)

Funktion: Das Zusatzmodul (ZMD)1-50.5.12 , fuer die Stromversorgung von Mikrorechnerbaugruppen bestimmt, stellt die funkt. Erweiterung der Baugruppe SNT -100.5.10-2 dar.
Das ZMD erzeugt aus den ungeregelten Niederspannungen der Baugruppe SNT die geregelten Gleichspannungen +12 V und -5 V.
Bei gemeinsamer Verwendung der Module SNT und ZMD sind die Ausgaenge gegen Ueberspannung und Kurzschlusz geschuetzt.
Separat eingesetzt, benoetigt das ZMD folgende Spannungen:
- 20...40V, 8...9V.
In diesem Falle sind nur die -5V kurzschluszfest.

Technische Daten:

Steckeinheitenabmessungen:	95mm * 170mm
Steckraster:	40mm
Eingangsspannungen:	a) Rohspannungen v. SNT 40 V ; 9 V b) separates Netzteil 20...40 V ; 8...9 V
Ausgangsspannungen:	12 V / 3 A -5 V / 1 A

Software: keine

Eingesetzte Spezialbauelemente: keine

Information: U.Haenel Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RE

****

* N A N O S - B A U G R U P P E N S Y S T E M *

****

Einplatinenmikrorechner ERNA

Funktion: Der Einplatinenmikrorechner ERNA ist fuer den Aufbau kleiner Steuerungen und die Anwendung im Rationmittelbau und Sondermaschinenbau konzipiert.
Der Rechner basiert auf dem Mikroprozessor U 880 und stellt eine Minimalkonfiguration, bestehend aus der CPU UB 880, der PIO UB 855, der SIO UB 856, der CTC UB 857, einem Programmspeicher (EPROM 2 x U 2716) von 4 kByte, einem Arbeitsspeicher (RAM 2 x U 224) von 2 kByte sowie der notwendigen Steuerlogik (Taktgenerator, Adressdecoder, Resetschaltung), dar.
Die realisierte Interruptkette legt die Prioritaeten der I/O - Bausteine in folgender Reihenfolge fest: CTC, SIO, PIO
Die I/O - Leitungen der PIO, SIO und CTC, die Resetleitung und der gepufferte (negierte) Mikrorechnertakt werden an den Koppelbusanschluss (XS 02) gefuehrt.
Die Adress- und Datenleitungen des Mikrorechners sind ungepuffert.

Technische Daten:

Steckeinheitenabmessungen:		95mm x 170mm
Steckraster:		20mm
Steckverbinder:		1* 58 polig, indirekt / XS 01
		1* 58 polig, indirekt / XS 02
Stromversorgung:		+ 5 V +/- 5% / ca. 700 mA
Bausteinadressen:		CTC - 80...83H
		PIO - 84...87H
		SIO - 88...8BH
Speicher:	EPROM	2 Stck. U 2716 D - 4 kByte
	RAM	4 Stck. U 224 - 2 kByte
RESET-Schaltung:		POWER-ON-RESET

Software: ERNA - Funktions-Pruefprogramm
(nur in Verbindung mit Testmodul ERNA)

Eingesetzte Spezialbauelemente: keine

Information: H.Nerger Tel. 57 369

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RW

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

Angebotsinformation Software Dialogarbeitsplatz

1. CP/M- kompatibles Betriebsystem EMOS 2.2 V1 fuer Dialogarbeitsplatz mit 48k dRAM

Das Betriebssystem wird auf Audiokassette mit Beschreibung ausgeliefert und gewaehrleistet eine vollstaendige CP/M-Kompatibilitaet bei stark eingeschraenktem TPA-Speicher und einem kleinem im RAM simulierten Massenspeicher (5 kByte). Vorteilhaft kann diese Loesung fuer Ausbildungsaufgaben mit dem CP/M-Betriebssystem und autonom im RAM lauffaehigen Sprachuebersetzern (wie MBASIC, TURBO-PASCAL, SYS80) eingesetzt werden.
Die Speicherkapazitaet der simulierten Diskette kann auf Kosten des TPA-Bereichs mit einem Anwenderprogramm erhoeht werden.

Systemvoraussetzungen:

- auf 48k RAM aufgeruestete dRAM-Karte
- ZRE mit Dialogmonitor auf EPROM
- Videokarte (Video-RAM F800H - FFFFH)
- Standardgefaeszsystem fuer Dialogarbeitsplatz

Speicherverteilung

C000H - D400H	Dialog Originalsystem
A400H - BF00H	EMOS 2.2 V1
A000H - A3FFH	Lader (Kopierprogramm)
8C00H - 9FFFH	simulierte Diskette 5 kByte
0100H - 8BFFH	TPA

Der Lader und das System wird von Audiokassette geladen.
Beim Betriebssystem-Warmstart erfolgt kein Nachladen der Betriebssystemkomponenten!

Lieferform: Programm auf Audiokassette mit Anwenderbeschreibung

Information: N.Steiniger Tel. 57 345

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RW

```
******************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M   *
******************************************************
```

2. CP/M-kompatibles Betriebssystem EMOS 2.2 V2 fuer Dialogarbeitsplatz mit 48k dRAM und 16 kByte EPROM-Karte

Diese Version des Betriebssystems EMOS 2.2 unterscheidet sich von der Version V1 dadurch, dass das Betriebssystem auf EPROM-Karte vorhanden ist und durch ein Monitor-Kommando sofort gestartet werden kann.
Beim Warmstart des Betriebssystems werden die entsprechenden Systemkomponenten von der EPROM-Karte nachgeladen.
Die EPROM-Karte kann ab Adresse E000H mit maximal 3 weiteren 2k-EPROM's bestueckt werden (u.a. Disassembler).
Die Speicheraufteilung des RAM-Bereichs entspricht der von Version V1. Eine Vergroesserung der Speicherkapazitaet fuer die simulierte Diskette ist wiederum auf Kosten der TPA-Groesse mit einem Anwenderprogramm moeglich.

Systemvoraussetzungen:

- auf 48k RAM aufgeruestete dRAM-Karte
- ZRE mit Dialogmonitor 3.x auf EPROM
- Videokarte (Video-RAM F800H - FFFFH)
- Standardgefaessystem fuer Dialogarbeitsplatz
- EPROM-Karte (Anfangsadr. C000H, die letzten 2 kByte ueber DIL-Schalter gesperrt)

Speicherverteilung

C000H - D400H	Dialog Originalsystem (adressparallel die EPROM-Karte)
A400H - BF00H	EMOS 2.2 V2
A000H - A3FFH	Lader (Kopierprogramm)
8C00H - 9FFFH	simulierte Diskette 5 kByte
0100H - 8BFFH	TPA

Information: N.Steiniger Tel. 57 345

IH fuer Seefahrt Warnemuende/Wustrow
Abt.Rechentechnik und wiss.Geraetebau / RW

****
* N A N O S - B A U G R U P P E N S Y S T E M *
****

3. CP/M-kompatibles Betriebssystem EMOS 2.2 / 256k fuer Dialogarbeitsplaetze mit 256k dRAM-Karte und Audiokasseteninterface

Diese Version ermoeglicht die Nutzung eines vollwertigen CP/M-kompatiblen Betriebssystems unter Verwendung einer schnellen 192 kByte-RAM-Disc.
Damit ist eine uneingeschraenkte Nutzung von groesseren Programmsystemen moeglich. Typischer Einsatz waere die Verwendung als Textverarbeitungssystem mit dem Programm TP oder als wissenschaftlich/technischer Rechner mit den verfuegbaren Compiler-Sprachen PASCAL, FORTRAN, BASIC, C und FORTH.
Das System befindet sich mit einem URLADER und einem Anwenderprogramm (Lader) auf der EPROM-Karte. Es wird mit einem Monitor-Kommando (Z) gestartet. Das Anwenderprogramm wird dabei von der EPROM-Karte auf die RAM-Disk kopiert. Anschliessend sind mit dem Anwenderprogramm Lader die fuer die Arbeit benoetigten Dateien von Audiokassette auf die RAM-Disk zu laden. Sie stehen dann stabil waehrend der gesamten Arbeitsphase zur Verfuegung.
Nach Abschluss der Programmbearbeitung muss eine Abspeicherung der neu erarbeiteten Programme bzw. Datenbestaende auf Audio-Kassette erfolgen.
Durch die Arbeitsweise mit RAM-Disc ist ein schnelleres und komfortableres Arbeiten als mit Floppy-Disc orientierten CP/M-Systemen moeglich.

<u>Systemvoraussetzungen:</u>

- ZRE mit Dialogmonitor 3.x
- 16kByte-EPROM-Karte mit URLADER, Betriebssystem, Anwenderprogramm Lader
- Video-Karte (auf write only eingestellt)
- 256 kByte-RAM-Karte
- Dialogarbeitsplatz Gefaessystem

<u>Lieferform:</u> URLADER,Betriebssystem,Anwenderprogramm auf EPROM, Anwenderbeschreibung auf Audiokassette

<u>Information:</u> N.Steiniger Tel. 57 345

ODR II-15-14 Ag681/99/87 0,5